

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

公開実用平成 3-101475

⑨ 日本国特許庁(JP)

⑩ 実用新案出願公開

⑪ 公開実用新案公報(U) 平3-101475

⑫ Int. Cl.^{*}

G 01 R 13/20
H 03 M 1/36

識別記号

庁内整理番号

P 8203-2G
9065-5J

⑬ 公開 平成3年(1991)10月23日

審査請求 未請求 請求項の数 2 (全 頁)

⑭ 考案の名称 デジタルオシロスコープの感度微調整回路

⑮ 実 願 平2-8973

⑯ 出 願 平2(1990)2月2日

⑰ 考 案 者 田 原 明 宏 東京都小平市御幸町32番地 日立電子株式会社小金井工場
内

⑱ 出 願 人 日立電子株式会社 東京都千代田区神田須田町1丁目23番2号

⑲ 代 理 人 弁理士 小川 勝男

明 細 書

1. 考案の名称

ディジタルオシロスコープの感度微調整回路

2. 実用新案登録請求の範囲

1. デ¹~~ィ~~タルオシロスコープの入力回路におい 2字訂正

て、フラッシュA/D変換器の基準電圧を微調整することにより、変換感度を可変する手段と、該A/D変換器の中心電圧のずれをキャンセルする比率で該A/D変換器駆動増幅器の基準電圧にトラッキングしたオフセット電圧を該A/D変換器の前段回路に加える手段を有することを特徴としたディジタルオシロスコープの感度微調整回路。

2. ディジタルオシロスコープにおいて、1つの入力を信号入力とした、少なくとも2つの入力をもつ加算増幅器とその出力を入力とするフラッシュ型A/D変換器と前記A/D変換器の基準電圧を制御するD/A変換器と前記加算器の他方の入力端に前記加算増幅器の2倍分の前記A/D変

換器の基準電圧なる電圧を加える回路網とにより構成されることを特徴とするディジタルオシロスコープの感度微調整回路。

3. 考案の詳細な説明

〔産業上の利用分野〕

本考案はディジタルオシロスコープの感度校正用の微調整回路に関するものである。

〔考案の概要〕

ディジタルオシロスコープは、入力からA/D変換器に至るまでの信号路にダイナミックレンジを最適化するためのアッテネータや増幅器を必要とする。このようなアナログ回路、特に増幅器は利得のバラツキや温度変化が大きく、高精度の測定をする場合には、増幅器の利得調整ボリュームを回して再校正しなければならない。ところで、この校正作業を内蔵するマイクロプロセッサ(MPU)に任せようとする、高速・広帯域の乗算器が必要となり、非常に高価なものになってしまう。本考案ではA/Dコンバータの基準電圧を可変して感度調整を行なう方法を取り、安価にかつ周波数特

性に影響のない MPU 制御が可能な感度微調整回路を提供する。

〔従来の技術〕

従来技術としては第 2 図に示すブロック図の例のように、増幅器 A1, A5 及びサンプルホルダ 3 の利得の調整のためにアナログ乗算器 7 を信号路に直列に挿入していた。アナログ乗算器 7 の一方の入力は信号、他方の入力は MPU 制御の DA 変換器 5 につないでおき、この DA 変換器 5 より利得係数を与え、利得の微調整を行なう。この構成の場合、サンプルホルダ 3 の後ろに乗算器を入れているため、サンプリング周波数が低く、広帯域を目的とする等価サンプリング方式のデジタルオシロスコープの場合は有効な方法である。サンプルホルダ以降の回路の周波数帯域は少なくともサンプリング周波数程度で良く、アナログ乗算器も数 MHz 程度の帯域のものは安価なものがある。しかし、フラッシュ AD 変換器を使用し、高速・広帯域のリアルタイムサンプル方式のデジタルオシロスコープを構成しようとする、サンプリ

リング周波数が上がる分、乗算器の広帯域化が必要となり高価なものになってしまう。また、高周波特性の歪を考えるとアナログ乗算器は不利である。

〔考案が解決しようとする課題〕

本考案の目的は安価で、周波数特性の劣化のない MP^U 制御可能な感度微^調回路を提供することにある。

2字訂正

〔課題を解決するための手段〕

本考案は、ディジタルホロロズコープの入力回路において、上記の目的を達成するため、フラッシュ A/D 変換器の基準電圧を微調整することにより、変換感度を可変する。また、それによって生ずる A/D 変換器の中心電圧のずれをキャンセルする比率で A/D 変換器駆動増幅器に基準電圧にトラッキングしたオフセット電圧を加える回路を設けたものである。

〔作用〕

その結果、従来のように利得微調整用の乗算器を用いずとも、あるいは増幅器の利得調整をしな

くとも A D 変換器の基準電圧の変更により等価的に増幅器等前段回路の利得調整を行うことができる。また、基準電圧にトラッキングしたオフセット電圧を加えることにより A D 変換器の基準電圧を可変しても、中心レベルは常に維持され、A D 変換器の感度微調整が可能となる。

〔実施例〕

以下、この考案の一実施例を第 1 図により説明する。

1 は入力接栓、2 はアッテネータ、A1 は固定利得の増幅器である。入力信号はアッテネータ 2 と増幅器 A1 により所定の電圧振幅になり、抵抗 R8、R9 と利得の十分大きい増幅器 A2 により構成された反転増幅器に加えられる。その出力はフラッシュ型 A D 変換器 8 の入力端子 AIN に加え、内部の基準電圧分圧抵抗 R の発生する電圧と比較される。複数のコンパレータ 10 の出力はデコーダ 9 により 2 進出力データ 11 となり出力される。このとき、フラッシュ型 A D 変換 8 の感度は A D 変換器の基準電圧 V_{REF} に決まり、変換値

D_0 は、例えば A/D 変換器が 8 bit とし、入力 1 から A/D 入力端子 A_{IN} までの利得を A、入力電圧を V_I とすると

$$D = \frac{A V_I}{V_{REF}} \cdot 256 \text{ [LSB]}$$

となる。利得 A が変化しても V_{REF} を可変すれば同じ変換値を得ることができ、A/D 変換感度を調整することができる。ところが A/D 入力電圧 V_D のオフセット値は基準電圧 V_{REF} の $1/2$ になっている必要があるが、これが固定のままでは基準電圧 V_{REF} を可変すると A/D 変換器 8 の中心レベルも $1/2 V_{REF}$ となり、A/D 入力のオフセット電圧 V_D とずれを生じてしまう。そこで、抵抗 R_4 、($R_4 = R_5$) と十分利得の大きな増幅器：A3 とで構成した利得 -1 倍の反転増幅器を介し、抵抗 R_6 を介して増幅器 A2 の帰還加算点に基準電圧 V_{REF} に比例し電流を加える回路を付加した（すなわち、抵抗 R_6 、 R_8 、 R_9 、増幅器 A2 により加算増幅器 A を構成する）。A/D 入力のオフセット電圧 V_D が常に基準電圧 V_{REF} の $2/1$ になるように、抵抗 R_6 を $R_6 = 2 R_9$

に選ぶ。これにより基準電圧 V_{REF} を可変しても、オフセット電圧は変化せず、感度のみを調整することができる。

基準電圧 V_{REF} は、抵抗 $R_1 \sim 3$ と増幅器 A_4 で構成された加算器により作り、入力的一方を固定基準電圧 V_A 、他方を MPU 制御下の DA 変換器 5 につないでいる。これは微妙な感度調整のみを DA 変換器 5 により行なうためである。また、可変抵抗 4、抵抗 R_7 は増幅器 A_2 の固定的なオフセットをキャンセルするために設けた。

〔考案の効果〕

本考案によれば、高速サンプルレイト、広帯域のデジタルオシロスコープに好適な、安価で周波数特性の劣化が少く、MPU に制御可能な感度微調整回路が実現でき、感度の自動校正が可能となる。

4. 図面の簡単な説明

第 1 図は本考案の一実施例の回路構成図、第 2 図は従来例を示すブロック図。

1：入力接栓、2：アッテネータ、5：DA 変

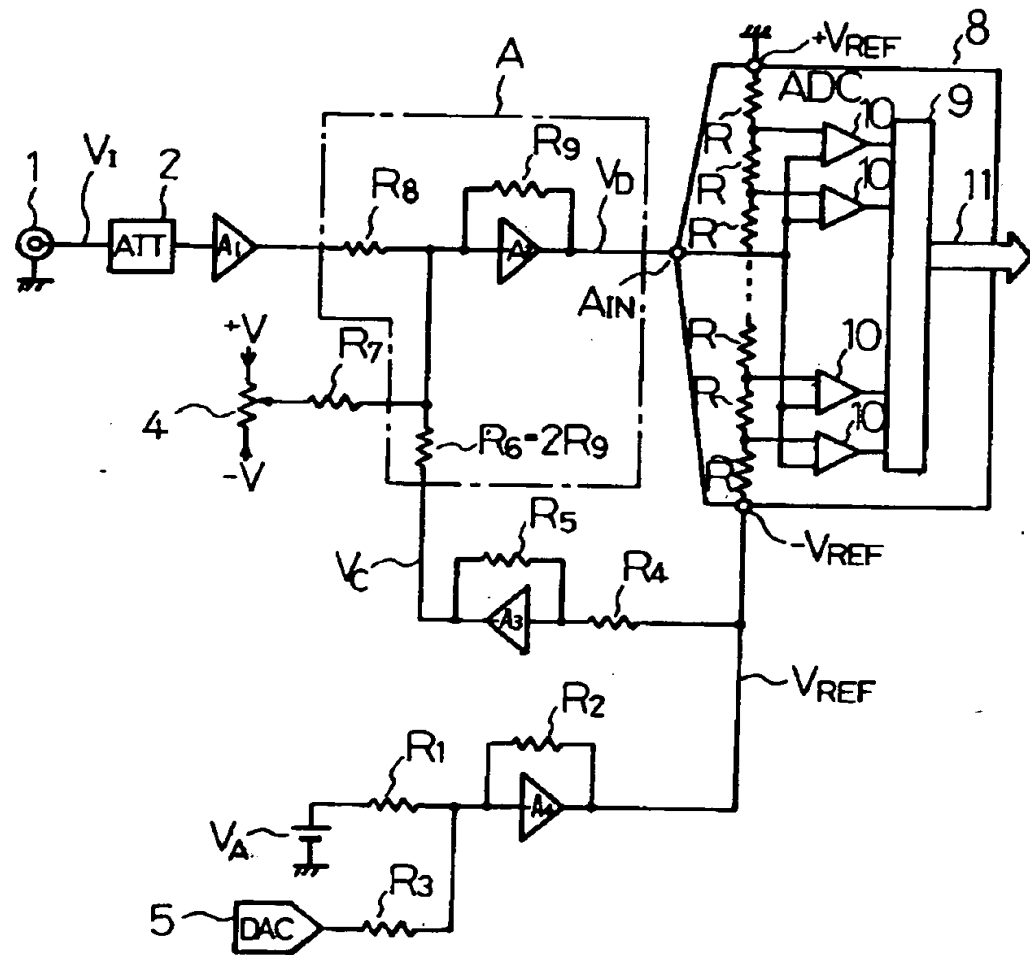
公開実用平成 3—101475

換器， 8 : フラッシュ型 A D 変換器。

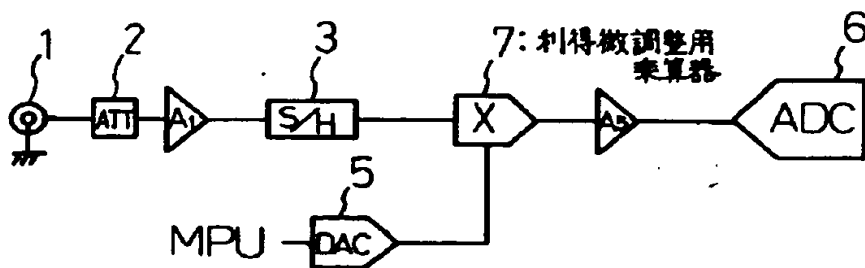
代理人 弁理士 小川勝



第 1 図



第 2 図



Japanese Utility Model Application Laid Open No.; 3-101475

Japanese Utility Model Application Laid Open Date; October 23, 1991

Japanese Utility Model Application Filing No.; 2-8973

Japanese Utility Model Application Filing Date; February 2, 1990

Title of Device; Sensitivity Fine Control Circuit of Digital Oscilloscope

Name of Deviser; Akihiro Tahara

Applicant; HITACHI Electronic Co., Ltd.

SPECIFICATION

1. Title of Device

Sensitivity Fine Control Circuit of Digital Oscilloscope

2. Claim

1. A sensitivity fine control circuit of digital oscilloscope characterized by possessing, in an input circuit of a digital oscilloscope, a means of making conversion sensitivity variable by conducting fine control of a reference voltage of a flash AD converter and a means of adding, to a circuit set before the AD converter, an offset voltage tracking to the reference voltage of an activating amplifier of the AD converter at such a ratio as to cancel a drift of a central voltage of the AD converter.
2. A sensitivity fine control circuit of digital oscilloscope characterized by comprising, in a digital oscilloscope, a summing amplifier having at least two inputs of which one input is used as a signal input, a flash type AD converter receiving as an input an output of the summing amplifier, a DA converter controlling a reference voltage of said AD converter, and a network adding, to another input terminal of said adder, a voltage of the reference voltage of said AD converter that is two times that of said summing amplifier.

3. Detailed Explanation of Device

<Industrially Applicable Technical Field>

The present device pertains to a fine control circuit for calibration of sensitivity of a digital oscilloscope.

<Summary of Device>

A digital oscilloscope needs an attenuator and an amplifier for optimization of dynamic range in a signaling channel running from an input to an AD converter. Such an analog circuit and in particular an amplifier undergoes dispersion of gain and fluctuation of temperature severely, and therefore, in the case of highly precise measurement, gain control volume of an amplifier must be turned and recalibrated. However, if this calibration operation is committed to an internal microprocessor (MPU), a high speed and broadband multiplier is necessitated and thus the cost becomes very expensive. The present device adopts a method of conducting sensitivity control by making variable a reference voltage of an AD converter and thereby provides a MPU controllable sensitivity fine control circuit which is inexpensive and free of influence to frequency characteristics.

<Prior Art>

In the prior art, as illustrated by a block diagram shown in the Figure 2, an analog multiplier 7 is serially inserted in a signaling channel to control a gain of amplifiers A₁, A₅ and a sample holder 3. One of inputs of the analog multiplier 7 is connected to a signal and another is connected to a DA converter 5 under MPU control, and a gain coefficient is given by this DA converter 5 to perform fine control of gain. Since in the case of this configuration a multiplier is inserted after the sample holder 3, this is an effective method for the case of a digital oscilloscope of equivalent sampling system intended for low sampling frequency and broadband. The frequency band of circuits after the sample holder may be at least the level of sampling frequency and analog multipliers for band of several MHz order are available at cheap price. However, attempting to constitute a digital oscilloscope of high speed and broadband real time sample system using a flash AD converter, sampling frequency is raised and a multiplier is required to become correspondingly broadband and therefore highly expensive cost is inevitable. And, considering distortion of high frequency characteristics, the use of an analog multiplier is disadvantageous.

<Problems to Be Solved by The Device>

The object of the present device is to provide a sensitivity fine control circuit which is inexpensive, free of degradation of frequency characteristics and MPU controllable.

<Measures to Solve The Problems>

To achieve the above mentioned object in an input circuit of a digital oscilloscope, the present device makes conversion sensitivity variable by fine controlling a reference voltage of a flash AD converter. And, the present device provides a circuit of adding to an AD converter actuating amplifier an offset voltage tracking to the reference voltage at a ratio of canceling a drift of the central voltage of the AD converter which results from such variability of conversion sensibility.

<Function>

As a result, without employing a multiplier for gain fine control as practiced in the past or without making gain control of an amplifier, equivalent gain control of a circuit set before an AD converter such as for instance amplifier etc. can be performed by varying a reference voltage of an AD converter. And, by adding an offset voltage tracking to the reference voltage, central level is constantly maintained even though the reference voltage of the AD converter is made variable and thus the sensitivity fine

control of the AD converter becomes feasible.

<Example>

Herein below, one example of the present device is explained with reference to the Figure 1.

1 is an input connection plug, 2 is an attenuator and A1 is an amplifier with fixed gain. An input signal comes to have a predetermined voltage amplitude by means of the attenuator 2 and the amplifier A1 and is applied to an inverting amplifier composed of resistances R8, R9 and an amplifier A2 with sufficiently large gain. The output of the inverting amplifier is applied to an input terminal AIN of a flash type AD converter 8 and is compared with voltages generated by internal reference voltage dividing resistances R. Outputs of a plurality of comparators 10 are outputted by a decoder 9 as binary output data 11. Then, the sensitivity of the flash type AD converter 8 is determined by the reference voltage VREF of the AD converter and, for instance, given that the AD converter is of 8 bit, that gain from the input 1 to an AD input terminal AIN is A and that the input voltage is Vi, conversion value D0 is given as follows.

$$D = AV_i/V_{REF} \cdot 256 \text{ [LSB]}$$

Even though the gain A is varied, if VREF is made variable, the same conversion value is obtainable and thus the AD conversion sensitivity can be controlled. In the meantime, it is required that an offset value of the AD input voltage VD becomes 1/2 of the reference voltage VREF, but if the offset value remains fixed, then, in the event the reference voltage VREF is made variable, the central level of the AD converter 8 also becomes 1/2 VREF and therefore generates a drift from the offset voltage VD of the AD input. Hence, a circuit is added to apply a current to the feedback summing point of an amplifier A2 in proportion to the reference voltage VREF via resistance R6, through an inverting amplifier with gain of -1-fold composed of resistance R4, (R4=R5) and an amplifier with sufficiently large gain (That is, a summing amplifier A is constituted of resistances R6, R8 and R9 and the amplifier A2). For the offset voltage VD of the AD input to become always 1/2 of the reference voltage VREF, the resistance R6 is selected to give $R_6 = 2R_9$. Thereby, even though the reference voltage VREF is made variable, the offset voltage does not vary and only the sensitivity can be controlled.

The reference voltage VREF is created by an adder composed of resistances R1-3 and amplifier A4 and one of inputs of the adder is connected to a fixed reference voltage VA and another is connected to a DA converter 5 placed under MPU control. This is to perform only subtle sensitivity control using the DA converter 5. And, a variable resistance 4 and resistance R7 are provided to cancel a static offset of the amplifier A2.

<Effect of The Device>

According to the present device, a sensitivity fine control circuit is realized which is suitable for a high sampling rate and broadband digital oscilloscope, inexpensive, less in degradation of frequency characteristics and MPU controllable, and thereby automatic calibration of sensitivity becomes feasible.

4. Brief Explanation of Drawing

The Figure 1 is a circuit configuration diagram illustrating one example in accordance with the present device and the Figure 2 is a block diagram illustrating a conventional example.